

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-272998

(43)Date of publication of application : 03.10.2000

(51)Int.Cl.

C30B 29/06

(21)Application number : 11-084641

(71)Applicant : MITSUBISHI MATERIALS
SILICON CORP
MITSUBISHI MATERIALS
CORP

(22)Date of filing :

26.03.1999

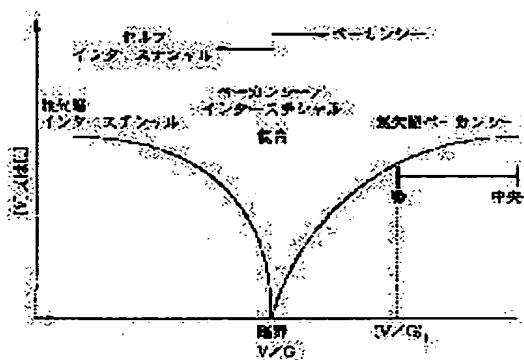
(72)Inventor : IKEZAWA KAZUHIRO

(54) SILICON WAFER WITH EPITAXIAL LAYER AND ITS PRODUCTION

(57)Abstract:

PROBLEM TO BE SOLVED: To produce a silicon wafer which can achieve a state free from OSF and COP by the formation of a ultrathin epitaxial layer.

SOLUTION: This silicon wafer having an epitaxial layer is obtained by pulling a silicon ingot at a V/G_a of 0.23 to 0.30 mm²/min.min and at a V/G_b of 0.23 to 0.30 mm²/min.min, slicing the obtained ingot and then forming a 0.2 μm thick silicon single crystal epitaxial layer on the surface of the obtained wafer. Therein, V (mm/min) is a pulling velocity; G_a (°C/mm) is the temperature gradient in the axial direction in the center of the ingot in a temperature range of the melting point of the silicon to 1,300°C; G_b (°C/mm) is a temperature gradient in the axial direction in the peripheral edge of the ingot in the temperature range of the melting point of the silicon to 1,300°C.



LEGAL STATUS

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2000-272998

(P2000-272998A)

(43) 公開日 平成12年10月3日 (2000.10.3)

(51) Int.Cl.⁷

C 3 0 B 29/06

識別記号

5 0 4

F I

C 3 0 B 29/06

テーマコード(参考)

5 0 4 E 4 G 0 7 7

審査請求 未請求 請求項の数 4 O L (全 7 頁)

(21) 出願番号 特願平11-84641

(22) 出願日 平成11年3月26日 (1999.3.26)

(71) 出願人 000228925

三菱マテリアルシリコン株式会社

東京都千代田区大手町一丁目5番1号

(71) 出願人 000006264

三菱マテリアル株式会社

東京都千代田区大手町1丁目5番1号

(72) 発明者 池澤 一浩

東京都千代田区大手町1丁目5番1号 三

菱マテリアルシリコン株式会社内

(74) 代理人 100085372

弁理士 須田 正義

Fターム(参考) 4G077 AAD2 AB01 BA04 CF00 EA01

EH07 EH09 FG11 FJ06 GA06

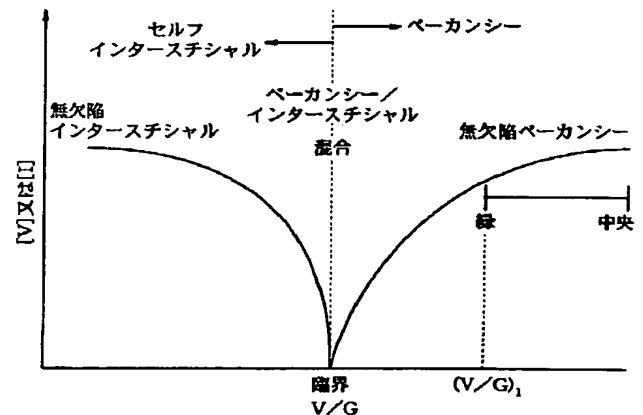
HA12

(54) 【発明の名称】 エピタキシャル層付きシリコンウェーハ及びその製造方法。

(57) 【要約】

【課題】 極薄いエピタキシャル層の形成でOSFフリーかつCOPフリーを達成するシリコンウェーハを製造する。

【解決手段】 引上げ速度を V (mm/分) とし、シリコン融点から 1300°C までの温度範囲でそれぞれインゴットの中心における軸方向の温度勾配を G_a ($^{\circ}\text{C}/\text{mm}$) とし、インゴットの周縁における軸方向の温度勾配を G_b ($^{\circ}\text{C}/\text{mm}$) とするとき、 V/G_a 及び V/G_b がそれぞれ $0.23 \sim 0.30 \text{ mm}^2/\text{分} \cdot ^{\circ}\text{C}$ になるようにインゴットを引上げる。インゴットをスライスして得られたウェーハの表面に厚さ $0.2 \mu\text{m}$ 以上のシリコン単結晶のエピタキシャル層を形成する。



【特許請求の範囲】

【請求項1】 酸素雰囲気下、 $1000^{\circ}\text{C}\pm 30^{\circ}\text{C}$ の温度範囲で2～5時間熱処理し、引続き $1130^{\circ}\text{C}\pm 30^{\circ}\text{C}$ の温度範囲で1～16時間熱処理をした際に酸化誘起積層欠陥が発生しないシリコンウェーハであって、前記ウェーハの表面に厚さ $0.2\mu\text{m}$ 以上のシリコン単結晶のエピタキシャル層を有し、前記エピタキシャル層表面全体における結晶に起因したパーティクルの数が0個であるエピタキシャル層付きシリコンウェーハ。

【請求項2】 ウェーハ内部の酸素濃度が $1.2\times 10^{18}\text{atoms}/\text{cm}^3\sim 1.6\times 10^{18}\text{atoms}/\text{cm}^3$ (旧ASTM)であって、ウェーハ全体に酸素原子が分布した請求項1記載のエピタキシャル層付きシリコンウェーハ。

【請求項3】 ウェーハ内部の酸素濃度が $1.2\times 10^{18}\text{atoms}/\text{cm}^3$ 未満 (旧ASTM)であって、ウェーハ全体に空孔 (ベカンシー固まり) が分布した請求項1記載のエピタキシャル層付きシリコンウェーハ。

【請求項4】 チョクラスキー法でシリコン単結晶インゴットを引上げ、前記インゴットをスライスしてシリコンウェーハを製造する方法において、引上げ速度を $V(\text{mm}/\text{分})$ とし、シリコン融点から 1300°C までの温度範囲でそれぞれ前記インゴットの中心における軸方向の温度勾配を $G_a(^{\circ}\text{C}/\text{mm})$ とし、前記インゴットの周縁における軸方向の温度勾配を $G_b(^{\circ}\text{C}/\text{mm})$ とすると、 V/G_a 及び V/G_b がそれぞれ $0.23\sim 0.30\text{mm}^2/\text{分}\cdot^{\circ}\text{C}$ になるように前記インゴットを引上げ、前記インゴットをスライスして作製されたウェーハ表面に厚さ $0.2\mu\text{m}$ 以上のシリコン単結晶のエピタキシャル層を形成するエピタキシャル層付きシリコンウェーハの製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、半導体集積回路を製造するために用いられるエピタキシャル層付きシリコンウェーハ及びその製造方法に関する。更に詳しくはチョクラスキー法 (以下、CZ法という。) により育成されるシリコンウェーハの表面にエピタキシャル層を形成したシリコンウェーハ及びその製造方法に関するものである。

【0002】

【従来の技術】近年、半導体集積回路を製造する工程において、歩留りを低下させる原因として酸化誘起積層欠陥 (Oxidation Induced Stacking Fault、以下、OSFという。) の核となる酸素析出物の微小欠陥や、結晶に起因したパーティクル (Crystal Originated Particle、以下、COPという。) の存在が挙げられている。OSFは、結晶成長時にその核となる微小欠陥が導入され、半導体デバイスを製造する際の酸化工程等で顕在化

し、作製したデバイスのリーク電流の増加等の不良原因になる。また鏡面研磨後のシリコンウェーハをアンモニアと過酸化水素の混合液で洗浄すると、ウェーハ表面にビットが形成され、このウェーハをパーティクルカウンタで測定すると、ビットも本来のパーティクルとともにパーティクルとして検出される。上記ビットは結晶に起因したものであり、本来のパーティクルと区別するために、COPと称される。このウェーハ表面のビットであるCOPは電気的特性、例えば酸化膜の経時絶縁破壊特性 (Time Dependent dielectric Breakdown、TDD B)、酸化膜耐圧特性 (Time Zero Dielectric Breakdown、TZDB) 等を劣化させる原因となる。またCOPがウェーハ表面に存在するとデバイスの配線工程において段差を生じ、この段差は断線の原因となつて、製品の歩留りを低くする。更にデバイス工程における汚染をゲッターリングする能力がウェーハの面内で均一でない場合には、ゲッターリング能力の弱いところで、接合リーク等の原因で歩留まりを低くする。

【0003】以上のことから、半導体集積回路を製造するために用いられるシリコンウェーハからOSF及びCOPを減少させ、かつ酸素析出がウェーハ面内で均一に発生させることが必要となっている。従来、このためにシリコンウェーハの表面にシリコン単結晶をエピタキシャル成長させてエピタキシャル層を形成し、COPがないとされるウェーハが作られている。

【0004】

【発明が解決しようとする課題】しかし、近年、半導体集積回路が高集積化するにつれ、エピタキシャル層を薄くする傾向になってきている。このため、従来のシリコンウェーハを用いてこの表面に形成するエピタキシャル層を薄くすると、COPがエピタキシャル層表面に残存する問題を生じる。また従来のシリコンウェーハではCOPの面内での分布が均一でないことから、デバイス工程においてウェーハ面内で均一に酸素析出が起らず、これによりゲッターリング能力がウェーハ面内で不均一になる不具合がある。

【0005】本発明の目的は、極薄いエピタキシャル層の形成でOSFフリーかつCOPフリーを達成し得るエピタキシャル層付きシリコンウェーハ及びその製造方法を提供することにある。本発明の別の目的は、半導体デバイス製造工程で熱処理したときに酸素析出核がウェーハの中心から周縁にかけて均一に出現してイントリンシックゲッターリング (IG) 源になり得るエピタキシャル層付きIG用シリコンウェーハを提供することにある。

【0006】

【課題を解決するための手段】請求項1に係る発明は、酸素雰囲気下、 $1000^{\circ}\text{C}\pm 30^{\circ}\text{C}$ の温度範囲で2～5時間熱処理し、引続き $1130^{\circ}\text{C}\pm 30^{\circ}\text{C}$ の温度範囲で1～16時間熱処理をした際に酸化誘起積層欠陥 (OSF) が発生しないシリコンウェーハであって、このウェ

ーハの表面に厚さ0.2 μ m以上のシリコン単結晶のエピタキシャル層を有し、このエピタキシャル層表面全体における結晶に起因したパーティクル(COP)の数が0個であることを特徴とするエピタキシャル層付きシリコンウェーハである。エピタキシャル層を形成する前のシリコンウェーハでは0.12 μ m未満のCOPの数が3~10個/cm²であって、0.12 μ m以上のCOPの数が0.5個/cm²未満である。これらのCOPは従来のウェーハのCOPより小さくかつ少ないため、ウェーハ表面に厚さ0.2 μ m以上の極薄いエピタキシ

【0007】請求項2に係る発明は、請求項1に係る発明であって、ウェーハ内部の酸素濃度が 1.2×10^{18} atoms/cm³~ 1.6×10^{18} atoms/cm³ (旧ASTM)であって、ウェーハ全体に空孔(ペーカンシー固まり)が分布したエピタキシャル層付きシリコンウェーハである。請求項2に係るシリコンウェーハは、イントリンシックゲッターリング(以下、IGという。)効果を必要とする半導体デバイスメーカーが半導体デバイス製造工程で熱処理したときに酸素析出核がウェーハの中心から周縁にかけて均一に出現してIG源になり得る。

【0008】請求項3に係る発明は、請求項1に係る発明であって、ウェーハ内部の酸素濃度が 1.2×10^{18} atoms/cm³未満(旧ASTM)であって、ウェーハ全体に酸素原子が分布したエピタキシャル層付きシリコンウェーハである。請求項3に係るシリコンウェーハは、IG効果を必要としない半導体デバイスメーカーが半導体デバイス製造工程で熱処理したときに酸素析出核を生じず、酸素濃度の低いシリコンウェーハになる。

【0009】請求項4に係る発明は、チョクラルスキー法でシリコン単結晶インゴットを引上げ、このインゴットをスライスしてシリコンウェーハを製造する方法において、引上げ速度をV(mm/分)とし、シリコン融点から1300℃までの温度範囲でそれぞれインゴットの中心における軸方向の温度勾配をGa(℃/mm)とし、インゴットの周縁における軸方向の温度勾配をGb(℃/mm)とするとき、V/Ga及びV/Gbがそれぞれ0.23~0.30mm²/分・℃になるようにインゴットを引上げ、インゴットをスライスして作製されたウェーハ表面に厚さ0.2 μ mのシリコン単結晶のエピタキシャル層を形成することを特徴とするエピタキシャル層付きシリコンウェーハの製造方法である。請求項4に係る方法で製造すると、酸素雰囲気下、1000℃±30℃の温度範囲で2~5時間熱処理し、引続き1130℃±30℃の温度範囲で1~16時間熱処理をした際にOSFが発生せず、しかもウェーハ表面にエピタキシャル層を形成することにより、エピタキシャル層形成前

にウェーハ表面に存在していた0.12 μ m以上のCOPは消失するばかりでなく、0.12 μ m未満のCOPも容易に消失する。

【0010】なお、COPのサイズは、パーティクルカウンタの製造メーカー、型式によって異なる値を示すことがあるため、本明細書において「0.12 μ mのCOP」とは、垂直入射型のKLA-Tencor社製のSF56200シリーズ、ADE社製のCR80シリーズ又は日立電子エンジニアリング社製のLS6000シリーズの各パーティクルカウンタで0.12 μ mの値を示すCOPをいう。また上記パーティクルカウンタで計測される値はポリスチレンラテックス粒子の換算値であり、原子間力顕微鏡(AFM)による実測値ではない。

【0011】

【発明の実施の形態】本発明のシリコンウェーハは、CZ法によりホットゾーン炉内のシリコン融液からインゴットをボロンコフ(Voronkov)の理論に基づいた所定の引上げ速度プロファイルで引上げ、このインゴットをスライスして作製される。一般的に、CZ法によりホットゾーン炉内のシリコン融液からシリコン単結晶のインゴットを引上げたときには、シリコン単結晶における欠陥として、点欠陥(point defect)と固まり(agglomerates: 三次元欠陥)が発生する。点欠陥はペーカンシー点欠陥とインタースチシャル点欠陥という二つの一般的な形態がある。ペーカンシー点欠陥は一つのシリコン原子がシリコン結晶格子で正常的な位置の一つから離脱したものである。このようなペーカンシーがペーカンシー点欠陥になる。一方、原子がシリコン結晶の非格子地点(インタースチシャルサイト)で発見されるとこれがインタースチシャル点欠陥になる。

【0012】点欠陥は一般的にシリコン融液(溶融シリコン)とインゴット(固状シリコン)の間の接触面で形成される。しかし、インゴットを継続的に引上げることによって接触面であった部分は引上げとともに冷却し始める。冷却の間、ペーカンシー点欠陥又はインタースチシャル点欠陥のそれぞれ拡散が欠陥を互いに合併して、ペーカンシー固まり(vacancy agglomerates)又はインタースチシャル固まり(interstitial agglomerates)が形成される。言い換えれば、固まりは点欠陥の合併に起因して発生する三次元構造である。ペーカンシー固まりは前述したCOPの他に、LSTD(Laser Scattering Tomograph Defects)又はFPD(Flow Pattern Defects)と呼ばれる欠陥を含み、インタースチシャル固まりはL/D(Large/Dislocation)固まり又はディスロケーション欠陥と呼ばれる欠陥を含む。FPDとは、インゴットをスライスして作製されたシリコンウェーハを30分間セコ(Secco)エッチング液で化学エッチングしたときに現れる特異なフローパターンを呈する痕跡の源であり、LSTDとは、シリコン単結晶内に赤外線を照射したときにシリコンとは異なる屈折率を有し散乱光

を発生する源である。

【0013】ボロンコフの理論は、欠陥の数が少ない高純度インゴットを成長させるために、インゴットの引上げ速度を V (mm/分)、ホットゾーン構造でインゴット-シリコン融液の接触面の温度勾配を G ($^{\circ}\text{C}/\text{mm}$) とするとき、 V/G ($\text{mm}^2/\text{分}\cdot^{\circ}\text{C}$) を制御することである。この理論では、図1に示すように、 V/G は関数としてベカンシー及びインタースチシャル濃度を図式的に表現し、ウェーハでベカンシー/インタースチシャル混合の発生が V/G によって決定されることを説明している。より詳しくは、 V/G 比が臨界点以上ではベカンシー豊富インゴットが形成される反面、 V/G 比が臨界点以下ではインタースチシャル豊富インゴットが形成される。

【0014】本発明の所定の引上げ速度プロファイルは、インゴットがホットゾーン炉内のシリコン溶融物から引上げられる時、温度勾配に対する引上げ速度の比 (V/G) がインゴットの中央にあるベカンシー豊富領域内に制限する臨界比 ($(V/G)_1$) を大きく越えるように決められる。この引上げ速度のプロファイルは、実験的に基準インゴットを軸方向にスライスすることで、実験的に基準インゴットをウェーハにスライスすることで、またはこれらの技術を組合わせることで、シミュレーションによって上記ボロンコフの理論に基づき決定される。即ち、この決定は、シミュレーションの後、インゴットの軸方向スライス及びスライスされたウェーハの確認を行い、更にシミュレーションを繰り返すことによりなされる。シミュレーションのために複数種類の引上げ速度が所定の範囲で決められ、複数個の基準インゴットが成長される。図2に示すように、シミュレーションのための引上げ速度プロファイルは1.2mm/分のような高い引上げ速度(a)から0.5mm/分の低い引上げ速度(c)及び再び高い引上げ速度(d)に調整される。上記低い引上げ速度は0.4mm/分又はそれ以下であることもあってもよく、引上げ速度(b)及び(d)での変化は線形的なものが望ましい。

【0015】異なった速度で引上げられ複数個の基準インゴットは各別に軸方向にスライスされる。最適の V/G が軸方向のスライス、ウェーハの確認及びシミュレーションの結果の相関関係から決定され、続いて最適な引上げ速度プロファイルが決定され、そのプロファイルでインゴットが製造される。実際の引上げ速度プロファイルは所望のインゴットの直径、使用される特定のホットゾーン炉及びシリコン溶融物の品質等を含めてこれに限定されない多くの変数に依存する。

【0016】引上げ速度を徐々に低下させて V/G を連続的に低下させたときのインゴットの断面図を描いてみると、図3に示される事実が分かる。図3には、インゴット内でのベカンシー豊富領域が[V]、インタースチシャル豊富領域が[I]、及びベカンシー固まり及

びインタースチシャル固まりが存在しないパーフェクト領域が[P]としてそれぞれ示される。図3に示すように、インゴットの軸方向位置 P_1 は、全ての領域がベカンシー豊富領域である。位置 P_2 は中央にベカンシー豊富領域を含む。位置 P_4 はインタースチシャル豊富リング及び中央のパーフェクト領域を含む。また位置 P_3 は中央にベカンシーがないし縁部分にインタースチシャルもないので全てパーフェクト領域である。

【0017】図3から明らかなように、位置 P_1 に対応したウェーハ W_1 は、全ての領域がベカンシー豊富領域である。位置 P_2 に対応したウェーハ W_2 は中央にベカンシー豊富領域を含む。位置 P_4 に対応したウェーハ W_4 はインタースチシャル豊富リング及び中央のパーフェクト領域を含む。また位置 P_3 に対応したウェーハ W_3 は中央にベカンシーがないし縁部分にインタースチシャルもないので全てパーフェクト領域である。

【0018】ウェーハ W_2 は、酸素雰囲気下、 $1000^{\circ}\text{C}\pm 30^{\circ}\text{C}$ の温度範囲で2〜5時間熱処理し、引続き $1130^{\circ}\text{C}\pm 30^{\circ}\text{C}$ の温度範囲で1〜16時間熱処理すると、図4に示すようにウェーハの半径の1/2付近にOSFリングが発生する。位置 P_2 に対応したウェーハ W_2 から位置 P_1 に対応したウェーハ W_1 に向かう程、OSFリングの径は拡大し、図5に示すように位置 P_1 に対応したウェーハ W_1 ではインゴットの径を越え、上記熱酸化処理してもOSFリングは生じない。

【0019】しかし、一般的に位置 P_1 に対応したウェーハ W_1 ではウェーハの周縁からウェーハの中心に向かう程、サイズの大きなCOPが出現する傾向にあるので、本発明の特徴ある引上げ方法は、位置 P_1 に対応する領域をインゴット全長にわたって育成する方法であって、かつインゴットの中心における軸方向の温度勾配を G_a とし、インゴットの周縁における軸方向の温度勾配を G_b とすると、 V/G_a 及び V/G_b がそれぞれ $0.23\sim 0.30\text{mm}^2/\text{分}\cdot^{\circ}\text{C}$ になるようにインゴットを引上げることにある。このように引上げると、ウェーハの中心においても $0.12\mu\text{m}$ 以上のCOPの数は $0.5\text{個}/\text{cm}^2$ 以下になり、ウェーハ表面における $0.12\mu\text{m}$ 未満のCOPの数は $3\sim 10\text{個}/\text{cm}^2$ の範囲に抑制される。 V/G_a 及び V/G_b が $0.23\text{mm}^2/\text{分}\cdot^{\circ}\text{C}$ 未満では、OSFが発生する不具合があり、 $0.30\text{mm}^2/\text{分}\cdot^{\circ}\text{C}$ を超えると、シリコン単結晶インゴットの育成が不安定になる。

【0020】 $0.12\mu\text{m}$ 以上のCOPは前述した所定のパーティクルカウンタで測定する。 $0.12\mu\text{m}$ 未満のCOPのうち、 $0.10\mu\text{m}$ 以上のCOPは前述した所定のパーティクルカウンタで測定する。或いは $0.12\mu\text{m}$ 未満のCOPは、FPDをカウントすることにより測定するか、或いは特許第2520316号の「シリコンウェーハの微小ビットの検出方法」に基づいて測定される。この検出方法は、パーティクルカウンタを用い

でシリコンウェーハ表面のピット数を測定することができ、アンモニア系洗浄液を用いて一定条件の下でこのウェーハ表面を複数回洗浄するとともに、洗浄後のウェーハ表面のピット数をこのパーティクルカウンタを用いて測定し、更に同一条件でこのウェーハ表面を再洗浄して、再洗浄後のウェーハ表面のピット数をこのパーティクルカウンタを用いて測定し、これらの測定値の差及び測定可能になるまでの洗浄回数に基づいて、1回洗浄後のウェーハ表面の微小ピットの大きさとその数を検出する方法である。

【0021】本発明のシリコンウェーハは、更にウェーハ中の酸素濃度が制御される。CZ法において、ホットゾーン炉内に供給するアルゴンの流量、シリコン溶融物を貯える石英るつぼの回転速度、ホットゾーン炉内の圧力等を変えることにより、ウェーハ中の酸素濃度が制御される。ウェーハ内部の酸素濃度を $1.2 \times 10^{18} \text{ atoms/cm}^3 \sim 1.6 \times 10^{18} \text{ atoms/cm}^3$ (旧ASTM) にして、ウェーハ全体に酸素原子を分布させることにより、IG用シリコンウェーハが得られる。この酸素濃度にするために、例えばアルゴンの流量を60～110リットル/分、シリコン溶融物を貯える石英るつぼの回転速度を4～12rpm、ホットゾーン炉内の圧力を20～80Torrになるように制御する。IG用でない低酸素濃度のシリコンウェーハは、ウェーハ内部の酸素濃度を $1.2 \times 10^{18} \text{ atoms/cm}^3$ 未満 (旧ASTM) に制御される。この酸素濃度にするためには例えばアルゴンの流量を80～150リットル/分、シリコン溶融物を貯える石英るつぼの回転速度を4～9rpm、ホットゾーン炉内の圧力を15～60Torrになるように制御する。

【0022】上記条件で引上げられたインゴットをスライスして作製されたシリコンウェーハの表面には、シリコン単結晶薄膜がエピタキシャル成長法により形成される。このエピタキシャル層は、約1000～1200℃の高温で化学的気相堆積 (CVD) 法により、四塩化シリコン (SiCl_4) を水素 (H_2) ガスで還元させることにより形成される。ここで厚さ0.2 μm 以上のエピタキシャル層を形成することにより、エピタキシャル層形成前にウェーハ表面に存在していた0.12 μm 以上のCOPは消失するばかりでなく、0.12 μm 未満のCOPも容易に消失する。即ち、ウェーハ表面全体におけるCOPの数が0個 (COPフリー) となる。常圧CVD法による場合、エピタキシャル層の厚さが0.2 μm 未満ではエピタキシャル層の厚さがウェーハ面内で安定しない。減圧CVD法による場合、エピタキシャル層の厚さが0.2 μm 未満ではCOPは十分に消失しない。高集積度用のエピタキシャル層付きシリコンウェーハの場合、エピタキシャル層の厚さの上限値は3 μm 程度以下にすることが好ましい。

【0023】

【実施例】次に本発明の実施例を比較例とともに説明する。

＜実施例1＞図3に示した位置P₁に対応する領域をインゴット全長にわたって育成するように、かつインゴットの中心における軸方向の温度勾配をGaとし、インゴットの周縁における軸方向の温度勾配をGbとするときに、 V/Ga 及び V/Gb がそれぞれ約0.27mm²/分・℃になるようにインゴットを引上げた。このときインゴット中の酸素濃度を制御するため、アルゴンの流量を約110リットル/分、シリコン溶融物を貯える石英るつぼの回転速度を約5～10rpm、ホットゾーン炉内の圧力を約60Torrに維持した。こうして引上げられたインゴットからスライスされたシリコンウェーハをラッピングし、面取り加工を施した後、鏡面研磨することにより、直径8インチで厚さ740 μm のシリコンウェーハを用意した。用意したうちの5枚のシリコンウェーハをCOP数の測定用とし、別の5枚をウェーハ中の酸素濃度を測定するために用いた。

【0024】＜実施例2＞実施例1と同様にして得られたシリコンウェーハをOSFが顕在化するか否か調べるために用いた。また別の5枚のシリコンウェーハについて、それぞれの表面に減圧CVD法 (80Torr) により、四塩化シリコン (SiCl_4) を水素 (H_2) ガスで還元させることにより、1 μm の厚さでシリコン単結晶のエピタキシャル層を形成した。

【0025】実施例1及び実施例2の各5枚のシリコンウェーハの表面の直径200mmの円内における0.12 μm 以上のCOPの数をレーザパーティクルカウンタ (KLA-Tencor社製、SFS6200) を用いて調べた。同一の各5枚のシリコンウェーハの表面の直径200mmの円内における0.12 μm 未満のCOPの数を前述した特許第2520316号の「シリコンウェーハの微小ピットの検出方法」に基づき、同一のレーザパーティクルカウンタを用いて測定した。これらの結果を表1に示す。比較のため、同一のレーザパーティクルカウンタを用いて測定したときに、サイズが0.12 μm 未満であるCOPの数が5個/cm²存在し、0.12 μm 以上のCOPの数が1個/cm²存在するシリコンウェーハを比較例1とした。そしてこのシリコンウェーハの表面に実施例1と同様に1 μm 厚のエピタキシャル層を形成した。このエピタキシャル層付きシリコンウェーハを比較例2とした。

【0026】実施例1及び比較例1の別の各5枚のシリコンウェーハの表面から5 μm の深さにおける酸素濃度を二次イオン質量分析 (SIMS) により測定した。その平均値を表1に示す。これらのそれぞれの平均値を表1に示す。

【0027】

【表1】

	COPの数 (個/cm ²)				酸素濃度 ×10 ¹⁸ (atoms/cm ³) (旧ASTM)	OSF の有無
	エピ層形成前		エピ層形成後			
	<0.12μm	≥0.12μm	<0.12μm	≥0.12μm		
実施例 1	6.5	0.35	—	—	1.32	—
実施例 2	—	—	0	0	—	なし
比較例 1	5	1	—	—	1.34	—
比較例 2	—	—	0	0.5	—	あり

【0028】表1から明らかなように、0.12μm未満のCOPの数は、比較例1のシリコンウェーハでは5個/cm²であったのに対して、実施例1のシリコンウェーハでは平均6.5個/cm²であった。また0.12μm以上のCOPの数が、比較例1のシリコンウェーハでは1個/cm²であったのに対して、実施例1のシリコンウェーハでは平均0.35個/cm²で少なかった。実施例1及び比較例1のシリコンウェーハとも酸素濃度が約1.3×10¹⁸ atoms/cm³であり、IG用ウェーハに適していた。また比較例2のシリコンウェーハがOSFが顕在化し、かつこのウェーハでは0.12μm未満のCOPの数が平均0個/cm²、0.12μm以上のCOPの数が平均0.5個/cm²であったのに対して、実施例2のシリコンウェーハではOSFは顕在化せず、かつこのウェーハでは0.12μm以上のCOPは勿論のこと0.12μm未満のCOPについても検出されず、0個であった。即ち、比較例1のウェーハで存在していた0.12μm未満のCOPは、エピタキシャル層を形成した比較例2のウェーハにおいて消失しない。これは比較例1のウェーハのCOPが実施例1のウェーハのCOPより大きく、厚さ1μm程度のエピタキシャル層を形成しただけでは完全に消失しないためと考えられる。

【0029】＜実施例3及び比較例3＞薄膜エピタキシャル層の形成には、減圧CVD法を用いる必要がある。減圧(80 Torr)で実施例1と比較例1の各ウェーハを用い、エピタキシャル層の厚さを0.2μm、3μm、5μm、7μm及び10μmと変化させたときのウェーハ当りの各COPの数を求めた。その結果を図6に示す。図6から明らかなように、実施例1のウェーハ表*

*面にエピタキシャル層を形成した場合には、0.2μm厚からすべてCOPが消失し、COPフリーであるのに対して、比較例1のウェーハ表面にエピタキシャル層を形成した場合には、5μmでやっとCOPが消失していることが判った。

【0030】

【発明の効果】以上述べたように、本発明によれば、極薄いエピタキシャル層の形成でOSFフリーかつCOPフリーを達成するシリコンウェーハを得ることができ、また半導体デバイス製造工程で熱処理したときに酸素析出核がウェーハの中心から周縁にかけて均一に出現してイントリンシックゲッタリング(IG)源になり得るIG用シリコンウェーハを製造することもできる。

【図面の簡単な説明】

【図1】ボロンコフの理論に基づいた、V/G比が臨界点以上ではベーカンシー豊富インゴットが形成され、V/G比が臨界点以下ではインタースチシャル豊富インゴットが形成されることを示す図。

【図2】所望の引上げ速度プロファイルを決定するための引上げ速度の変化を示す特性図。

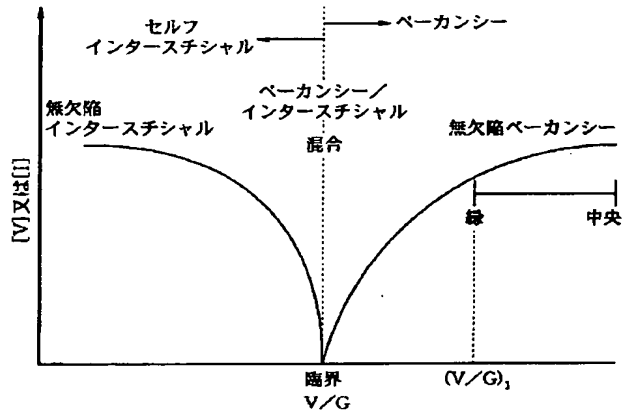
【図3】本発明による基準インゴットのベーカンシー豊富領域、インタースチシャル豊富領域及びパーフェクト領域を示すX線トモグラフィの概略図。

【図4】図3の位置P₂に対応するシリコンウェーハW₂にOSFが出現する状況を示す図。

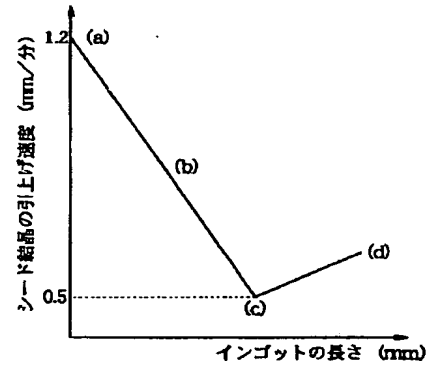
【図5】図3の位置P₁に対応するシリコンウェーハW₁にOSFが出現しない状況を示す図。

【図6】実施例3及び比較例3のエピタキシャル層の厚さを変化させたときのCOP数の状況を示す図。

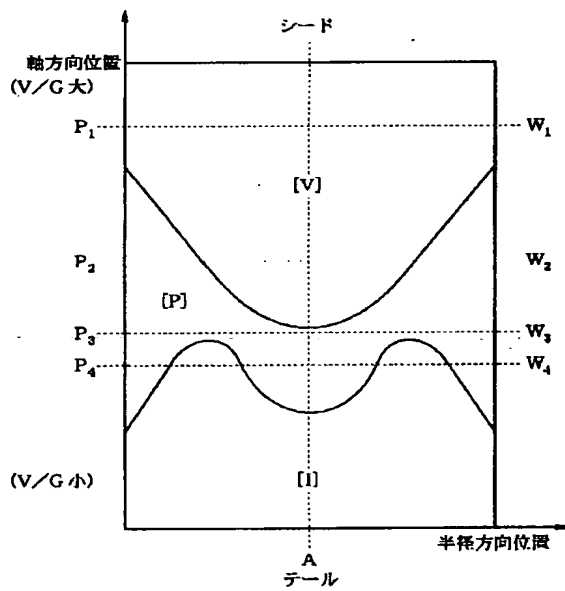
【図1】



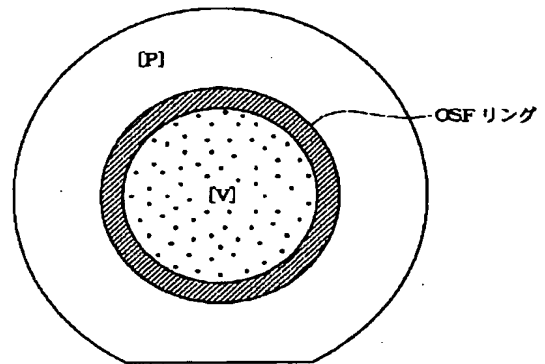
【図2】



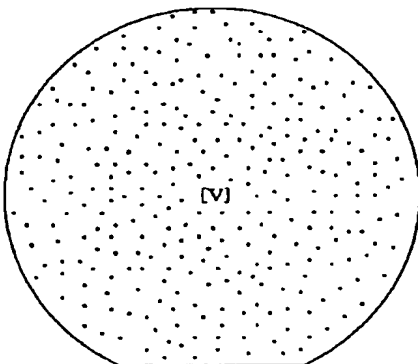
【図3】



【図4】



【図5】



【図6】

